

【特許請求の範囲】**【請求項 1】**

入射光に応じて光を光電変換して信号電荷を生成する複数の光電変換部を有し、当該光電変換部において生成した信号電荷に基づいて撮像信号を生成し出力するための複数の画素を備えた固体撮像素子と、

前記固体撮像素子の基板電圧を、所定の第 1 の電圧と当該第 1 の電圧より低い電圧であって前記光電変換部に電荷を逆注入可能とする第 2 の電圧、とに切り替えて設定することを可能とする基板電圧制御部と、

前記固体撮像素子から出力した前記撮像信号のエッジを抽出し、前記複数の画素に係る有効画素開始位置を算出する有効画素開始位置算出部と、

10

を備え、

前記有効画素開始位置算出部は、前記基板電圧を前記第 2 の電圧に設定するよう前記基板電圧制御部を制御して前記光電変換部に電荷が逆注入された状態にせしめた後、前記固体撮像素子から出力した前記撮像信号のエッジを抽出し、前記複数の画素に係る有効画素開始位置を算出する

ことを特徴とする撮像装置。

【請求項 2】

前記有効画素開始位置算出部により算出された前記有効画素開始位置に係る情報を記憶する記憶部を備える請求項 1 に記載の撮像装置。

20

【請求項 3】

前記有効画素開始位置に係る情報は、前記有効画素開始位置と水平同期信号との位相差に係る情報である

ことを特徴とする請求項 2 に記載の撮像装置。

【請求項 4】

前記固体撮像素子に接続され、前記撮像信号を伝送する伝送ケーブルを備え、

前記有効画素開始位置に係る情報は、前記伝送ケーブルを伝送する前記撮像信号の遅延量の情報である

ことを特徴とする請求項 3 に記載の撮像装置。

【発明の詳細な説明】

30

【技術分野】**【0001】**

本発明は、撮像装置に関し、特に、固体撮像素子における有効画素開始位置を算出可能とする撮像装置に関する。

【背景技術】**【0002】**

被検体の内部の被写体を撮像する内視鏡、及び、内視鏡により撮像された被写体の観察画像を生成する画像処理装置等を具備する内視鏡システムが、医療分野及び工業分野等において広く用いられている。

【0003】

このような内視鏡システムにおける内視鏡としては、従来、被写体像を入光する固体撮像素子として例えば CCD イメージセンサを採用し、また、この固体撮像素子から出力されるアナログ撮像信号を伝送するケーブルを内部に配設する内視鏡が知られている（特許文献 1 参照）。

40

【0004】

一方、この種の伝送ケーブルを配設する内視鏡においては、近年、撮像素子の高画素化および高速化に伴い、当該伝送ケーブル内を伝送する撮像信号の遅延が後段側（例えば、ビデオプロセッサ）における画像処理に影響を及ぼすようになってきた。

【0005】

しかしながら、この伝送ケーブルにおける撮像信号の遅延量は、主として当該伝送ケーブルのケーブル長に起因することが知られていることから、従来、内視鏡ごとに予め当該

50

遅延量を求めておくことにより、上述した後段側における画像処理への影響を排除することが可能となっている。

【 0 0 0 6 】

具体的には、内視鏡における固体撮像素子に一定の光を照射し、この固体撮像素子における複数の画素のうち当該照射光に反応し始める画素を有効画素の開始位置とみなすことで、伝送ケーブルに起因する遅延量を求め、この遅延量を当該内視鏡固有の遅延量として所定のメモリに記憶し、後段側の画素処理においてこの遅延量を考慮することにより、悪影響を排除することが可能となる。

【 0 0 0 7 】

すなわち、当該固体撮像素子における有効画素開始位置を正確に算出することができれば、この有効画素開始位置の算出結果と、上述した伝送ケーブルに由来する遅延に係るパラメータとに基づいて、当該内視鏡固有の「正しい遅延量」を求めることができることから、上述した「有効画素開始位置」を正確に算出することが重要となる。

10

【 先行技術文献 】

【 特許文献 】

【 0 0 0 8 】

【 特許文献 1 】 特開 2 0 0 9 - 1 0 6 4 4 2 号 公 報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 9 】

20

一方、この種の内視鏡においては、従来、内視鏡自体の遮光構造、配光特性または組立精度等により、固体撮像素子における光に反応し始める画素の位置（すなわち、上述した有効画素開始位置）を正確に求めることが困難となる虞があった。

【 0 0 1 0 】

この場合、すなわち、有効画素開始位置を誤って認識してしまうと、上述した理由により、伝送ケーブルに起因する「遅延量」についても間違っ認識してしまうこととなり、上記の「正しい遅延量」を得ることができない虞があった。

【 0 0 1 1 】

そして、この「正しい遅延量」を得ることができない場合、後段の画像処理において、例えば、色ずれ、または、レンズとの中心位置ずれという不具合を生じる虞があった。

30

【 0 0 1 2 】

本発明は上述した事情に鑑みてなされたものであり、内視鏡自体の遮光構造、配光特性または組立精度等によらず、固体撮像素子における有効画素開始位置を正確に算出することができる撮像装置を提供することを目的とする。

【 課題を解決するための手段 】

【 0 0 1 3 】

本発明の一態様の撮像装置は、入射光に応じて光を光電変換して信号電荷を生成する複数の光電変換部を有し、当該光電変換部において生成した信号電荷に基づいて撮像信号を生成し出力するための複数の画素を備えた固体撮像素子と、前記固体撮像素子の基板電圧を、所定の第 1 の電圧と当該第 1 の電圧より低い電圧であって前記光電変換部に電荷を逆注入可能とする第 2 の電圧、とに切り替えて設定することを可能とする基板電圧制御部と、前記固体撮像素子から出力した前記撮像信号のエッジを抽出し、前記複数の画素に係る有効画素開始位置を算出する有効画素開始位置算出部と、を備え、前記有効画素開始位置算出部は、前記基板電圧を前記第 2 の電圧に設定するよう前記基板電圧制御部を制御して前記光電変換部に電荷が逆注入された状態にせしめた後、前記固体撮像素子から出力した前記撮像信号のエッジを抽出し、前記複数の画素に係る有効画素開始位置を算出する。

40

【 発明の効果 】

【 0 0 1 4 】

本発明によれば、内視鏡自体の遮光構造、配光特性または組立精度等によらず、固体撮像素子における有効画素開始位置を正確に算出することができる撮像装置を提供すること

50

ができる。

【図面の簡単な説明】

【0015】

【図1】図1は、本発明の第1の実施形態の内視鏡を含む内視鏡システムの構成を示す図である。

【図2】図2は、第1の実施形態の内視鏡を含む内視鏡システムの電氣的な構成を示すブロック図である。

【図3】図3は、第1の実施形態の内視鏡における撮像素子およびの基板電圧V_{SUB}制御部の構成を示すブロック図である。

【図4】図4は、第1の実施形態の内視鏡において、内視鏡構造等に問題が無いとした場合における有効画素開始位置の算出工程を示すフローチャートである。

【図5】図5は、第1の実施形態の内視鏡において、内視鏡構造等に問題が無いとした場合における有効画素開始位置の算出工程を示すタイミングチャートである。

【図6】図6は、第1の実施形態の内視鏡において、内視鏡構造等に問題が無いとした場合における、露光時の固体撮像素子に係るポテンシャル図である。

【図7】図7は、第1の実施形態の内視鏡において、内視鏡構造等に問題が無いとした場合における、読み出し時の固体撮像素子に係るポテンシャル図である。

【図8】図8は、第1の実施形態の内視鏡において、水平同期信号と有効画素開始位置との位相差を求める際の様子を示したタイミングチャートである。

【図9】図9は、第1の実施形態の内視鏡における有効画素開始位置の算出工程を示すフローチャートである。

【図10】図10は、第1の実施形態の内視鏡における有効画素開始位置の算出工程を示すタイミングチャートである。

【図11】図11は、第1の実施形態の内視鏡の有効画素開始位置の算出工程における電荷の逆注入時の固体撮像素子に係るポテンシャル図である。

【図12】図12は、第1の実施形態の内視鏡の有効画素開始位置の算出工程における読み出し時の固体撮像素子に係るポテンシャル図である。

【図13】図13は、従来の内視鏡において、内視鏡自体の遮光構造、配光特性および組立精度に問題無く、有効画素領域とOB画素領域との境界に光が適切に照射されている状態を示した説明図である。

【図14】図14は、従来の内視鏡において、内視鏡自体の遮光構造、配光特性または組立精度に問題があり、有効画素領域とOB画素領域との境界に光が十分に照射されていない状態を示した説明図である。

【図15】図15は、従来の内視鏡において、内視鏡自体の遮光構造、配光特性および組立精度に問題無く、有効画素領域とOB画素領域との境界に光が適切に照射されている状態における有効画素開始位置を示した説明図である。

【図16】図16は、従来の内視鏡において、内視鏡自体の遮光構造、配光特性および組立精度に問題が無い状態における、伝送ケーブルによる撮像信号の遅延状態を示したタイミングチャートである。

【図17】図17は、従来の内視鏡において、内視鏡自体の遮光構造、配光特性または組立精度に問題があり、有効画素領域とOB画素領域との境界に光が十分に照射されていない状態における有効画素開始位置を示した説明図である。

【図18】図18は、従来の内視鏡において、内視鏡自体の遮光構造、配光特性または組立精度に問題がある状態における、伝送ケーブルによる撮像信号の遅延状態を示したタイミングチャートである。

【発明を実施するための形態】

【0016】

以下、図面を参照して本発明の実施形態を説明する。

【0017】

< 第1の実施形態 >

10

20

30

40

50

図 1 は、本発明の第 1 の実施形態の撮像装置を含む内視鏡システムの構成を示す図であり、図 2 は、第 1 の実施形態の撮像装置を含む内視鏡システムの電氣的な構成を示すブロック図である。

【0018】

なお、本実施形態においては、撮像装置として、固体撮像素子を有し被検体の内部の被写体を撮像する内視鏡を例に挙げて説明する。

【0019】

図 1、図 2 に示すように、本第 1 の実施形態の撮像装置（内視鏡）を有する内視鏡システム 1 は、被検体の観察し撮像する内視鏡 2 と、当該内視鏡 2 に接続され前記撮像信号を入力し所定の画像処理を施すビデオプロセッサ 3 と、被検体を照明するための照明光を供給する光源装置 4 と、撮像信号に応じた観察画像を表示するモニタ装置 5 と、を有している。

10

【0020】

内視鏡 2 は、被検体の体腔内等に挿入される細長の挿入部 6 と、挿入部 6 の基端側に配設され術者が把持して操作を行う内視鏡操作部 10 と、内視鏡操作部 10 の側部から延出するように一方の端部が設けられたユニバーサルコード 41 と、を有して構成されている。

【0021】

挿入部 6 は、先端側に設けられた硬質の先端部 7 と、先端部 7 の後端に設けられた湾曲自在の湾曲部 8 と、湾曲部 8 の後端に設けられた長尺かつ可撓性を有する可撓管部 9 と、

20

【0022】

前記ユニバーサルコード 41 の基端側にはコネクタ 42 が設けられ、当該コネクタ 42 は光源装置 4 に接続されるようになっている。すなわち、コネクタ 42 の先端から突出する流体管路の接続端部となる口金（図示せず）と、照明光の供給端部となるライトガイド口金（図示せず）とは光源装置 4 に着脱自在で接続されるようになっている。

【0023】

さらに、前記コネクタ 42 の側面に設けた電気接点部には接続ケーブル 43 の一端が接続されるようになっている。そして、この接続ケーブル 43 には、例えば内視鏡 2 における撮像素子 22（図 2 参照）からの撮像信号を伝送する信号線が内設され、また、他端のコネクタ部はビデオプロセッサ 3 に接続されるようになっている。

30

【0024】

なお、前記コネクタ 42 には、後述する AFE 24、FPGA 25、基板電圧 VSUB 制御部 26 および当該内視鏡 2 における固有の所定 ID 情報（例えば、遅延データ等）を記憶した記憶部 27 等（図 2 参照）が配設されている（これら各構成要素については、後に詳述する）。

【0025】

ここで、本実施形態の内視鏡 2 の構成を説明するに先立って、本願発明の課題を明確にするために、内視鏡自体の遮光構造、配光特性または組立精度が、固体撮像素子における有効画素開始位置の算出に及ぼす影響について、図 13～図 18 を参照して説明する。

40

【0026】

上述したように、伝送ケーブルに起因する、内視鏡固有の撮像信号に係る「正しい遅延量」を正確に求めるためには、固体撮像素子における有効画素開始位置を正確に算出することを要するが、内視鏡自体の遮光構造、配光特性または組立精度等により、この有効画素開始位置を正確に求めることが困難となる虞があった。

【0027】

この場合、すなわち、有効画素開始位置を誤って認識してしまうと、上述した理由により、伝送ケーブルに起因する「遅延量」についても間違えて認識しまうこととなり、上記の「正しい遅延量」を得ることができない虞があった。

【0028】

50

図 1 3、図 1 5、図 1 6 は、従来の内視鏡において、内視鏡自体の遮光構造、配光特性および組立精度に問題が無く、有効画素領域と O B 画素領域との境界に光が適切に照射されている状態を示した図であって、図 1 5 は、有効画素開始位置を示した説明図であり、図 1 6 は、伝送ケーブルによる撮像信号の遅延状態を示したタイミングチャートである。

【 0 0 2 9 】

図 1 3、図 1 5 に示すように、内視鏡自体の遮光構造、配光特性および組立精度に問題が無い状態において撮像素子に光を照射すると、有効画素領域（図 1 5 中、「画面」と表示）と O B 画素領域 8 1 との境界には光が適切に照射されることとなる。

【 0 0 3 0 】

すなわちこのとき、図 1 5 における有効画素領域と O B 画素領域 8 1 との境界の拡大部が示すように、複数の画素のうち O B 画素領域 8 1 における画素 8 2 に対して、直近の有効画素面の左端の画素 8 3 には適切に光が照射され、当該画素 8 3 からは適切に撮像信号が出力されることとなる。

10

【 0 0 3 1 】

そしてこのとき内視鏡は、この画素 8 3 の位置を当該内視鏡における「有効画素開始位置」として算出することができる。

【 0 0 3 2 】

ところで、上述したように、内視鏡先端部に配設された撮像素子からの撮像信号（図 1 6 においては、先端部撮像信号）は、伝送ケーブルにおいて所定の遅延を生じることとなり、例えば、図 1 6 に示す水平同期信号に対して、後段側（図 1 6 においては C V 部（ビデオプロセッサ 3）撮像信号）において 1 クロック分の遅延を生じることとなる。

20

【 0 0 3 3 】

ここで、上述したように、有効画素開始位置を正確に算出できている以上、この遅延分（今の場合 1 クロック分）は、内視鏡固有の情報として正しく認識できるため、後段側において支障を来すことはない。

【 0 0 3 4 】

一方、内視鏡自体の遮光構造、配光特性または組立精度に問題が有り、有効画素領域と O B 画素領域との境界に光が十分に照射されていない状態を考える。

【 0 0 3 5 】

図 1 4、図 1 7、図 1 8 は、従来の内視鏡において、内視鏡自体の遮光構造、配光特性または組立精度に問題が有り、有効画素領域と O B 画素領域との境界に光が十分に照射されていない状態を示した図であって、図 1 7 は、有効画素開始位置を示した説明図であり、図 1 8 は、伝送ケーブルによる撮像信号の遅延状態を示したタイミングチャートである。

30

【 0 0 3 6 】

図 1 4、図 1 7 に示すように、内視鏡自体の遮光構造、配光特性および組立精度に問題が有る状態において撮像素子に光を照射すると、有効画素領域（図 1 7 中、「画面」と表示）と O B 画素領域 8 1 との境界には光が十分に照射されないこととなる（図 1 7 中、斜線部分）。

【 0 0 3 7 】

すなわちこのとき、図 1 7 における有効画素領域と O B 画素領域 8 1 との境界の拡大部が示すように、複数の画素のうち O B 画素領域 8 1 における画素 8 2 に対して、直近の有効画素面の左端の画素 8 3 には十分に光が照射されておらず、当該画素 8 3 からは撮像信号が出力されない虞がある。

40

【 0 0 3 8 】

このとき内視鏡は、この画素 8 3 を有効画素開始位置として算出することはなく、さらに右方向の画素（例えば、右隣の画素）の位置を当該内視鏡における「有効画素開始位置」として算出することとなる。

【 0 0 3 9 】

そして、もともと伝送ケーブルの遅延量が 1 クロック分である内視鏡の場合において、

50

上述したように正しく有効画素開始位置を算出することができずに例えば、画素 8 3 の右隣の画素の位置を有効画素開始位置と算出してしまうと、間違った遅延量（例えば、2 クロック分の遅延量；図 1 8 参照）として認識される虞がある。

【0040】

そして、この「正しい遅延量」を得ることができない場合、後段の画像処理において、例えば、色ずれ、または、レンズとの中心位置ずれという不具合を生じる虞がある。

【0041】

本願発明は、上述した事情に鑑みてなされたものであり、内視鏡自体の遮光構造、配光特性または組立精度等によらず、固体撮像素子における有効画素開始位置を正確に算出することができる撮像装置（内視鏡）を提供するものである。

【0042】

図 2 に戻って、内視鏡 2 は、挿入部 6 の先端部 7 に配設された、被写体像を入光するレンズを含む対物光学系 2 1 と、対物光学系 2 1 における結像面に配設された撮像素子 2 2 と、を備える。

【0043】

また内視鏡 2 は、撮像素子 2 2 から延出され、当該撮像素子 2 2 から挿入部 6、操作部 1 0、ユニバーサルコード 4 1 を経て、コネクタ 4 2 に至るまで配設されたケーブル 2 3 を備える。

【0044】

さらに内視鏡 2 は、ケーブル 2 3 の後端側であってコネクタ 4 2 に配設された、A F E 2 4、F P G A 2 5、基板電圧 V S U B 制御部 2 6、記憶部 2 7 等を有する。

【0045】

撮像素子 2 2 は、本実施形態においては C C D イメージセンサにより構成される。また、入射光に応じて光を光電変換して信号電荷を生成する複数の光電変換部であるフォトダイオード（P D）を有し、当該光電変換部において生成した信号電荷に基づいて撮像信号を生成し出力するための複数の画素を備える。

【0046】

そして撮像素子 2 2 は、被写体からの光学像が撮像面に結像されと、各画素に入射した光を光電変換部において光電変換してアナログ撮像信号を出力するようになっている。

【0047】

また、撮像素子 2 2 は、基板電圧（V S U B）を出力する出力端（V S U B 出力端）を備えており、当該 V S U B 出力端は、ケーブル 2 3 を経由して基板電圧 V S U B 制御部 2 6 に接続されるようになっている（基板電圧 V S U B 制御部 2 6 については、後に詳述する）。

【0048】

ケーブル 2 3 は、撮像素子 2 2 の駆動信号および当該撮像素子 2 2 からのアナログの撮像信号を伝送するケーブルであり、本実施形態においては、撮像素子 2 2 からコネクタ 4 2 に至るまで配設されている。

【0049】

また、ケーブル 2 3 を伝送するアナログ撮像信号は、上述したように、当該ケーブル 2 3 において所定の遅延を生じることとなる（図 1 6 等参照）。

【0050】

A F E（アナログフロントエンド）2 4 は、ケーブル 2 3 を経たアナログ撮像信号に対して所定の処理を行う回路であり、公知の C D S（Correlation Double Sampling）回路およびアナログ／デジタル変換器（A D）等を備え、当該撮像信号をデジタル撮像信号として出力する。

【0051】

F P G A 2 5 は、いわゆる Field Programmable Gate Array により構成され、ビデオプロセッサ 3 からの動作制御を受け、各種のタイミング調整を行うタイミング調整部 2 8 を形成する。

10

20

30

40

50

【 0 0 5 2 】

また、後述するように F P G A 2 5 は、基板電圧 V S U B 制御部 2 6 に対して V S U B 制御信号を送出する役目を果たすようになっている。

【 0 0 5 3 】

基板電圧 V S U B 制御部 2 6 は、撮像素子 2 2 に接続され、本願発明の特徴をなす基板電圧 V S U B を制御する。

【 0 0 5 4 】

< 基板電圧制御部および有効画素開始位置算出部について >

以下、基板電圧制御部である基板電圧 V S U B 制御部 2 6 および有効画素開始位置算出部である F P G A 2 5 について詳しく説明する。

【 0 0 5 5 】

図 3 は、第 1 の実施形態の内視鏡における撮像素子 2 2 およびの基板電圧 V S U B 制御部 2 6 の構成を示すブロック図である。

【 0 0 5 6 】

図 3 に示すように基板電圧 V S U B 制御部 2 6 は、撮像素子 2 2 における前記 V S U B 出力端に接続されると共に、F P G A 2 5 からの制御信号が入力される基板電圧 V S U B 切替部 6 1 と、基板電圧 V S U B 切替部 6 1 の一出力端に接続されると共に、垂直同期信号ドライバに接続される出力コンデンサ 6 2 と、基板電圧 V S U B 切替部 6 1 の他の出力端に接続された V S U B 切替用電圧源 6 3 と、を備える。

【 0 0 5 7 】

基板電圧 V S U B 切替部 6 1 は、F P G A 2 5 からの制御信号 (V S U B 電圧制御) により切り替えられるスイッチであり、撮像素子 2 2 の基板電圧 V S U B を、内視鏡 2 内部電圧である第 1 の電圧と (図 3 におけるスイッチ状態) 、当該第 1 の電圧とは異なる第 2 の電圧とのいずれかに設定することができるようになっている。

【 0 0 5 8 】

V S U B 切替用電圧源 6 3 は、前記基板電圧 V S U B 切替部 6 1 のスイッチが当該電圧源側に切り替わった際に、撮像素子 2 2 の基板電圧 V S U B が前記第 2 の電圧に設定可能となるような電圧源である。

【 0 0 5 9 】

具体的に前記第 2 の電圧は、前記第 1 の電圧より低い電圧であって撮像素子 2 2 における光電変換部 (フォトダイオード P D) に電荷を逆注入可能とする電圧である。

【 0 0 6 0 】

また、F P G A 2 5 は、上述したように、基板電圧 V S U B 制御部 2 6 に対して V S U B 制御信号を送出する役目を果たすと共に、撮像素子 2 2 から出力した前記撮像信号のエッジを抽出し、前記複数の画素に係る有効画素開始位置を算出する有効画素開始位置算出部としての役目を果たす。

【 0 0 6 1 】

さらに F P G A 2 5 は、撮像素子 2 2 が遮光された状態 (例えば、工場出荷時等) において、前記基板電圧 V S U B を前記第 2 の電圧に設定するよう前記基板電圧 V S U B 切替部 6 1 を制御して前記光電変換部 P D に電荷が逆注入された状態にせしめた後、撮像素子 2 2 から出力した前記撮像信号のエッジを抽出し、前記複数の画素に係る有効画素開始位置を算出することを可能とする。

【 0 0 6 2 】

なお、本実施形態においては、工場出荷時等において撮像素子 2 2 が遮光された状態で前記光電変換部 P D に電荷を逆注入し、撮像素子 2 2 から出力した撮像信号のエッジを抽出し、前記複数の画素に係る有効画素開始位置を算出するものとした。

【 0 0 6 3 】

しかしながら、本願発明は、撮像素子 2 2 が遮光されているかいないか関わらず、前記光電変換部 P D に電荷を逆注入することで、撮像信号のエッジを抽出し、有効画素開始位置を算出することができる。

10

20

30

40

50

【 0 0 6 4 】

記憶部 2 7 は、当該内視鏡 2 における固有の情報、例えば、例えば、ケーブル 2 3 に起因する遅延データ等を不揮発的に記憶する記憶部である。

【 0 0 6 5 】

< 有効画素開始位置の算出方法 >

次に、本実施形態における有効画素開始位置の算出方法について説明する。

【 0 0 6 6 】

まず、内視鏡自体の遮光構造、配光特性および組立精度等に問題が無いとした場合における有効画素開始位置の算出工程について説明する。

【 0 0 6 7 】

図 4 は、第 1 の実施形態の内視鏡において、内視鏡構造等に問題が無いとした場合の、有効画素開始位置の算出工程を示すフローチャートであり、図 5 は、同タイミングチャートである。

【 0 0 6 8 】

また、図 6 は、同じく内視鏡構造等に問題が無いとした場合における、露光時の固体撮像素子に係るポテンシャル図であり、図 7 は、読み出し時の固体撮像素子に係るポテンシャル図である。

【 0 0 6 9 】

さらに、図 8 は、第 1 の実施形態の内視鏡において、水平同期信号 (H D) と有効画素 (D E) における有効画素開始位置との位相差を求める際の様子を示したタイミングチャートである。

【 0 0 7 0 】

図 4、図 5 に示すように、工場出荷時において撮像素子 2 2 に所定の光が照射されると (ステップ S 1 1)、撮像素子 2 2 は露光制御と共に読み出し制御され、所定の画像情報を取得する (ステップ S 1 2)。

【 0 0 7 1 】

このとき、F P G A 2 5 からの制御信号により基板電圧 V S U B 切替部 6 1 は前記第 1 の電圧側 (図 3 に示す状態) に設定され、すなわち、撮像素子 2 2 の基板電圧 V S U B は、当該内視鏡 2 の内部電圧である第 1 の電圧に設定された状態にある。

【 0 0 7 2 】

また、撮像素子 2 2 における露光時においては、図 6 のポテンシャル図に示すように、光電変換部であるフォトダイオード P D のポテンシャル井戸には、照射された光量に応じて電荷が発生することとなる。

【 0 0 7 3 】

続いて撮像素子 2 2 における読み出し時においては、内視鏡 2 は、読み出しゲートを制御し、図 7 のポテンシャル図に示すように、フォトダイオード P D と垂直転送路 V C C D との間のポテンシャル障壁を低くし、フォトダイオード P D に貯められた電荷を垂直転送路 V C C D に向けて移動する。

【 0 0 7 4 】

その後、内視鏡 2 における F P G A 2 5 は、撮像素子 2 2 において取得した画像からエッジ部 (O B 画素 (P D 有り) の開始位置) を抽出し (ステップ S 1 3)、抽出したエッジ部の画素位置から有効画素開始位置を算出すると共に、当該有効画素開始位置と水平同期信号との位相差を求める (図 4 のステップ S 1 4 および図 8 参照)。

【 0 0 7 5 】

ここで、O B 画素 (P D 有り) の開始位置から有効画素までの距離は、内視鏡ごと (撮像素子ごと) に決まる値であるため、抽出したエッジ部位置 (O B 画素の開始位置) から有効画素開始位置を算出することが可能となる。

【 0 0 7 6 】

なお、本実施形態においては、O B 画素として P D 有りのものと採用したが、仮に O B 画素として P D が無い場合は、抽出したエッジ部が有効画素開始位置となる。

10

20

30

40

50

【 0 0 7 7 】

この後、内視鏡 2 は、算出した有効画素開始位置および前記位相差の情報から、当該内視鏡 2 に係る「遅延量」のデータを求め、当該遅延量のデータを記憶部 2 7 に記憶する（ステップ S 1 5）。

【 0 0 7 8 】

次に、内視鏡自体の遮光構造、配光特性および組立精度等に問題がある場合であっても対応可能な本実施形態における有効画素開始位置の算出工程について説明する。

【 0 0 7 9 】

図 9 は、第 1 の実施形態の内視鏡における有効画素開始位置の算出工程を示すフローチャートであり、図 1 0 は、同タイミングチャートである。

10

【 0 0 8 0 】

また、図 1 1 は、第 1 の実施形態の内視鏡の有効画素開始位置の算出工程における電荷の逆注入時の固体撮像素子に係るポテンシャル図であり、図 1 2 は、同読み出し時の固体撮像素子に係るポテンシャル図である。さらに、図 8 は、第 1 の実施形態の内視鏡において、水平同期信号（H D）と有効画素（D E）における有効画素開始位置との位相差を求める際の様子を示したタイミングチャートである。

【 0 0 8 1 】

図 9、図 1 0 に示すように、本実施形態の内視鏡 2 は、工場出荷時における撮像素子 2 2 が遮光状態の際に、F P G A 2 5 からの制御信号により基板電圧 V S U B 切替部 6 1 を V S U B 切替用電圧源 6 3 側に設定する。このとき、撮像素子 2 2 の基板電圧 V S U B は、V S U B 切替用電圧源 6 3 に応じた第 2 の電圧（第 1 の電圧より低い電圧）に設定される（ステップ S 2 1）。

20

【 0 0 8 2 】

ここで、撮像素子 2 2 の基板電圧 V S U B が第 2 の電圧に設定された際、撮像素子 2 2 は遮光状態にあって光が照射されるものではないのだが、図 1 1 のポテンシャル図に示すように、光電変換部であるフォトダイオード P D のポテンシャル井戸には、当該第 2 の電圧に応じた電荷が逆注入され、あたかも光が照射された如く電荷が貯まることとなる。

【 0 0 8 3 】

この後、内視鏡 2 は、撮像素子 2 2 における読み出し時においては、読み出しゲートを制御し、図 1 2 のポテンシャル図に示すように、フォトダイオード P D と垂直転送路 V C C D との間のポテンシャル障壁を低くし、フォトダイオード P D に貯められた電荷を垂直転送路 V C C D に向けて移動する。

30

【 0 0 8 4 】

上述した工程によりフォトダイオード P D から電荷を読み出した後、F P G A 2 5 の制御により基板電圧 V S U B 切替部 6 1 を前記第 1 の電圧側（図 3 に示す状態）に設定し、すなわち、撮像素子 2 2 の基板電圧 V S U B を、当該内視鏡 2 の内部電圧である第 1 の電圧に戻し（ステップ S 2 2）、撮像素子 2 2 から上記同様に画像を取得する。

【 0 0 8 5 】

その後、内視鏡 2 における F P G A 2 5 は、上記同様に、撮像素子 2 2 において取得した画像からエッジ部（O B 画素（P D 有り）の開始位置）を抽出し（ステップ S 2 4）、抽出したエッジ部の画素位置から有効画素開始位置を算出すると共に、当該有効画素開始位置と水平同期信号との位相差を求める（図 9 のステップ S 2 5 および図 8 参照）。

40

【 0 0 8 6 】

この後、内視鏡 2 は、算出した有効画素開始位置および前記位相差の情報から、上記同様に当該内視鏡 2 に係る「遅延量」のデータを求め、当該遅延量のデータを記憶部 2 7 に記憶する（ステップ S 2 6）。

【 0 0 8 7 】

以上説明したように、本実施形態においては、撮像素子 2 2 の有効画素開始位置を算出する工程において、撮像素子 2 2 の基板電圧 V S U B を切り替えることにより光電変換部であるフォトダイオード P D に対して電荷を逆注入する工程を設けることで、撮像素子 2

50

2 に照射される光によらず、有効画素開始位置を正確に算出することができる。

【0088】

換言すれば、内視鏡自体の遮光構造、配光特性または組立精度に問題があり、有効画素領域とOB画素領域との境界に光が十分に照射されていない状態が発生し得る場合であっても、有効画素開始位置を正確に算出することを可能とし、ひいては、ケーブルに起因する撮像信号の遅延量を「正しい遅延量」として求めることができる。

【0089】

本発明は、上述した実施形態に限定されるものではなく、本発明の要旨を変えない範囲において、種々の変更、改変等が可能である。

【符号の説明】

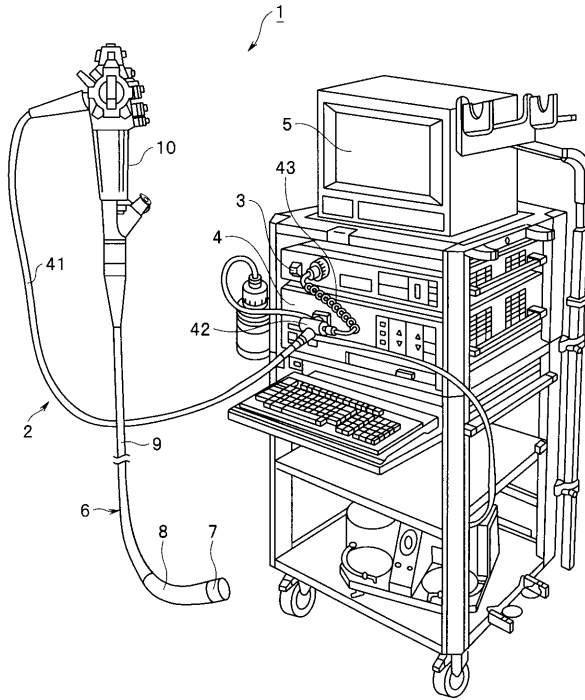
10

【0090】

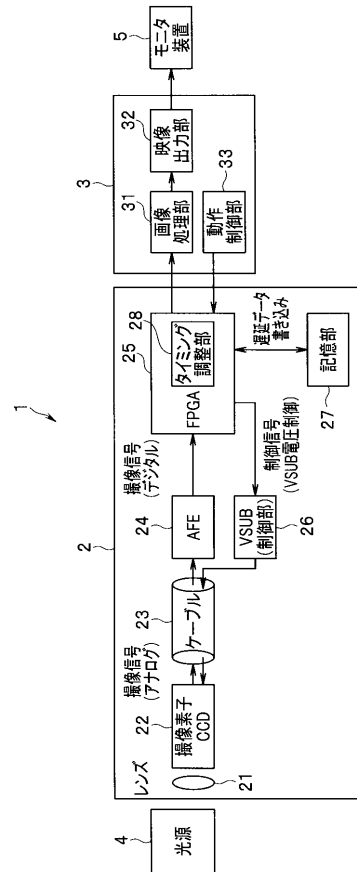
- 1 ... 内視鏡システム
- 2 ... 内視鏡
- 3 ... ビデオプロセッサ
- 4 ... 光源
- 5 ... モニタ装置
- 2 1 ... 対物光学系
- 2 2 ... 撮像素子
- 2 3 ... ケーブル
- 2 4 ... アナログフロントエンド回路 (A F E)
- 2 5 ... F P G A
- 2 6 ... 基板電圧 V S U B 制御部
- 2 7 ... 記憶部
- 2 8 ... タイミング調整部
- 3 1 ... 画像処理部
- 3 2 ... 映像出力部
- 3 3 ... 動作制御部
- 6 1 ... 基板電圧 V S U B 切替部
- 6 3 ... V S U B 切替用電圧源

20

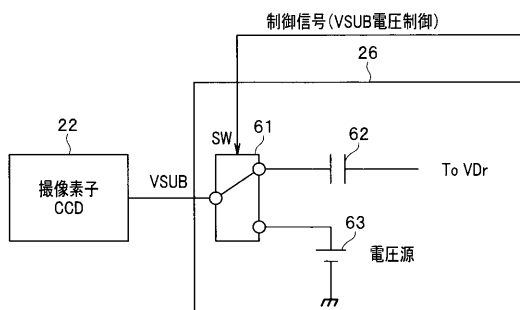
【図 1】



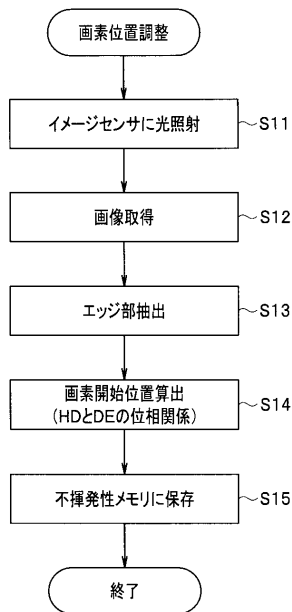
【図 2】



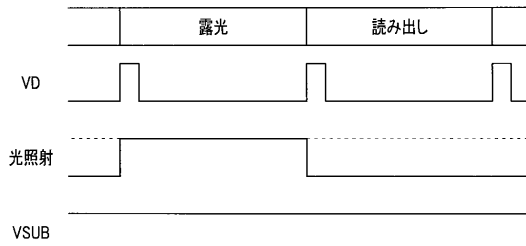
【図 3】



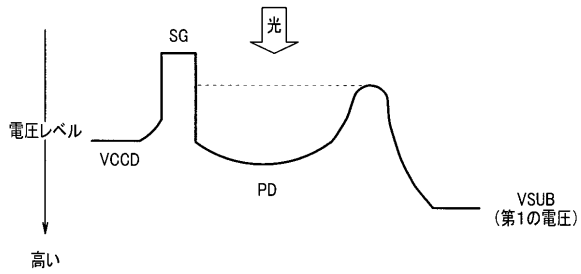
【図 4】



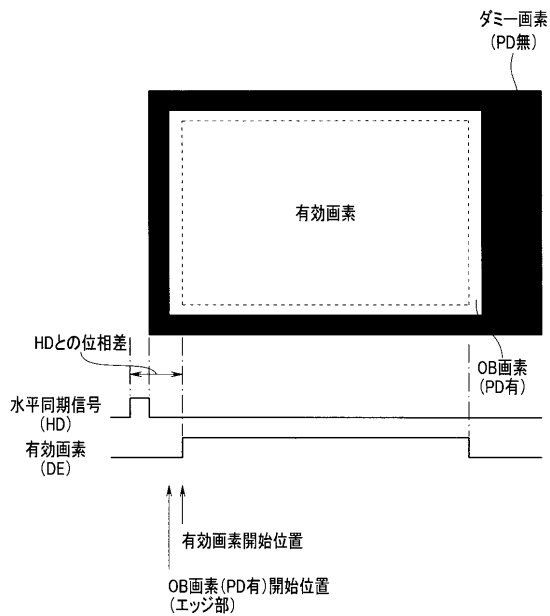
【図 5】



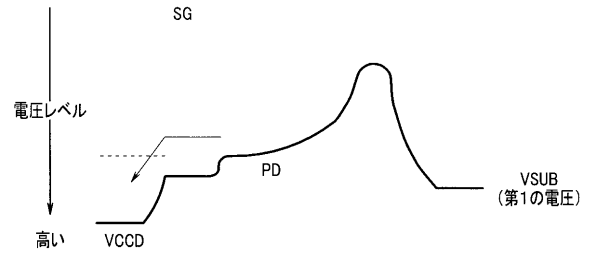
【図 6】



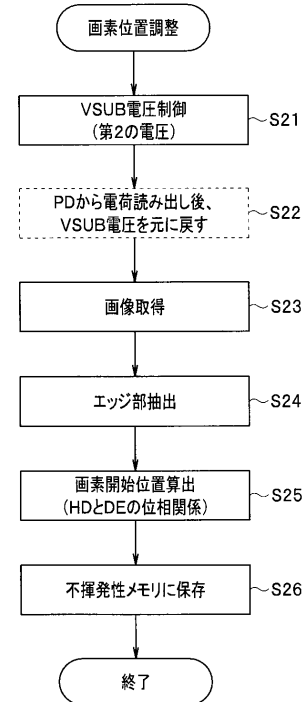
【図 8】



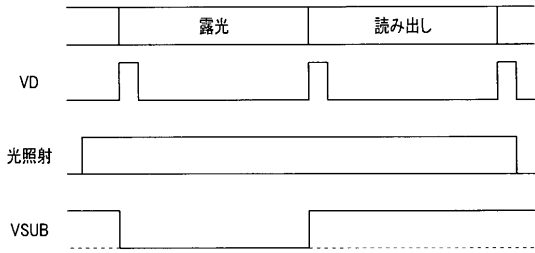
【図 7】



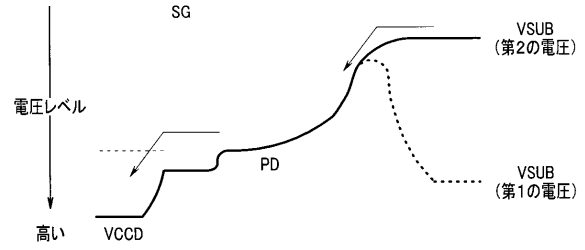
【図 9】



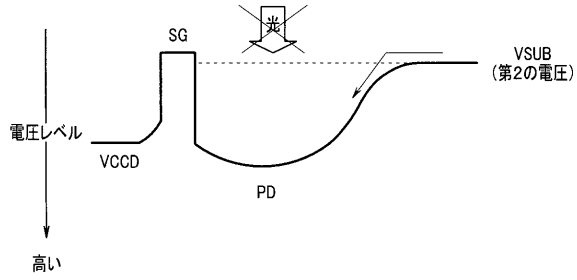
【図 1 0】



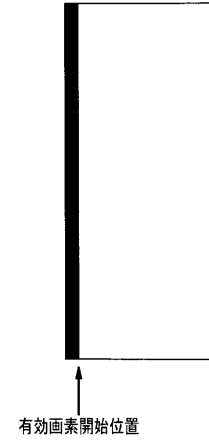
【図 1 2】



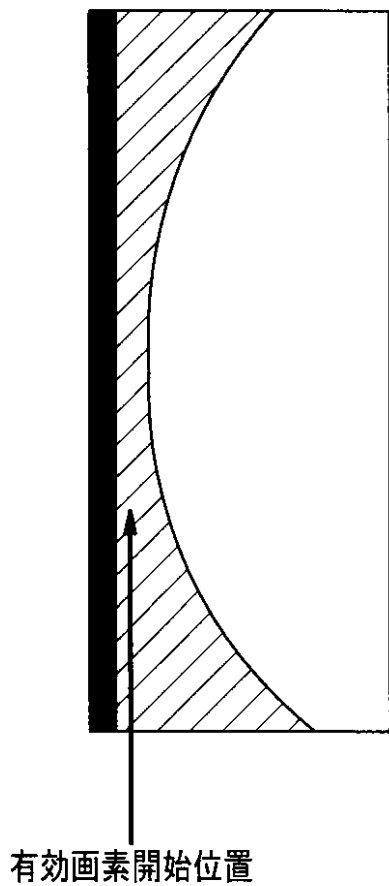
【図 1 1】



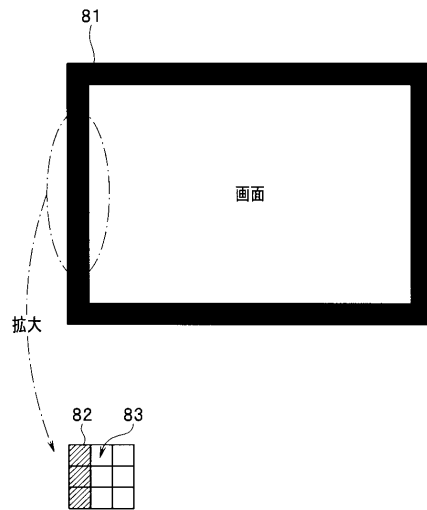
【図 1 3】



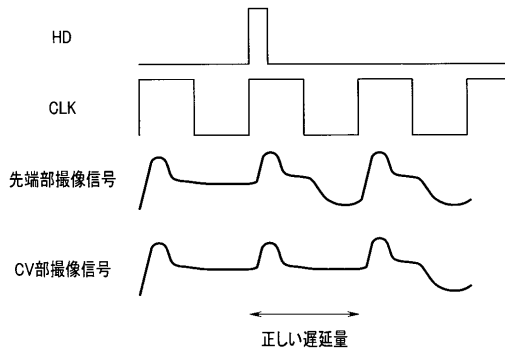
【図 1 4】



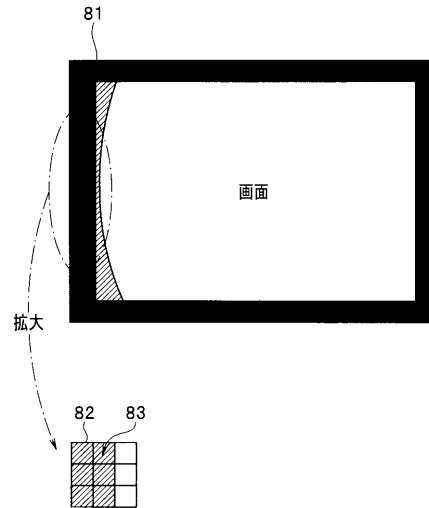
【図 1 5】



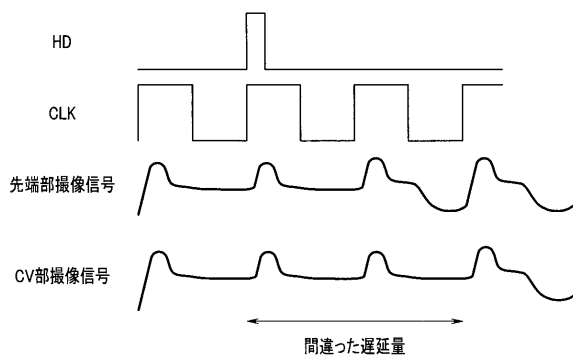
【図 1 6】



【図 1 7】



【図 1 8】



フロントページの続き

(51)Int.Cl.		F I		テーマコード(参考)
G 0 2 B 23/24 (2006.01)		G 0 2 B 23/24	B	

F ターム(参考)	5C024	AX02	BX02	CY25	CY44	CY46	GY01	HX47	JX41
	5C122	EA57	FB23	FH03	GE06	GE10	GE23	GE25	HB02

要解决的问题：无论光屏蔽结构，光分布特性或内窥镜本身的组装精度如何，精确计算固态成像装置中的有效像素起始位置。一种成像装置，包括：成像装置，包括：多个像素，用于基于在光电转换单元中产生的信号电荷产生和输出成像信号；以及控制单元，用于基于第一电压和第一电压控制成像装置22的基板电压 V_{SUB} ，并且第二电压低于像素电压 V_{SUB} 的电压并且能够将电荷反向注入光电转换单元，以及基板电压 V_{SUB} 控制单元26，其产生图像信号的边缘并且，计算有效像素开始位置的FPGA25通过将基板电压 V_{SUB} 设定为第二电压并使光电转换单元处于反向注入电荷的状态来计算有效像素开始位置之后，提取边缘并计算有效像素开始位置。The

